مجلة جامعة طرطوس للبحوث والدراسات العلمية _ سلسلة العلوم الهندسية المجلد (10) العدد (10) 2026
Tartous University Journal for Research and Scientific Studies - engineering Sciences Series Vol. (10) No. (10) 2026

تصميم وتنفيذ مُقارن لِمُعَدِّلات السعة التربيعية الرقمية (QAM-16, QAM-32, QAM-64) باستخدام مُرَكِّب التردد الرقمي المباشر التربيعي القائم على مصفوفة البوابات القابلة للبرمجة

د. عبد العزيز عماد الدين شقيفه *

(تاريخ الإيداع 2026/4/20 . قُبِل للنشر في 2026/5/24)

□ ملخّص □

تُوَجِّد الورقة البحثية منهجيات التصميم، والنماذج الرياضية، والنتائج التجريبية لثلاثة نظم من مُعَدِّلات السعة التربيعية الرقمية (QAM) وهي (QAM-16) و(QAM-32) و(QAM-64). ويقترح البحث آلية موحدة لتنفيذ هذه المُعَدِّلات باستخدام مُرَكِّب التردد الرقمي المباشر التربيعي (QDDFS) على شريحة مصفوفة البوابات القابلة للبرمجة (FPGA) من نوع Altera) (Cyclone II. ومن خلال توظيف ساعة نظام بتردد 50 ميغاهرتز لتوليد موجة حاملة بتردد 1 ميغاهرتز، تُبرهن الدراسات الدقة العالية والمرونة التي يتمتع بها التعديل الرقمي. كما تستعرض الورقة بالتفصيل التعقيدات المتفاوتة لمنطق التعيين اللازم لمخططات التوزيع النجمي (Constellations) ذات 4 بت، و5 بت، و6 بت، وتقدم تحليلاً مقارناً في المجال الزمني للتحقق من سلامة الإشارة وعلاقات الطور للأشكال الموجية المُوَلَّدة.

الكلمات المفتاحية: تعديل السعة التربيعي (QAM)، مصفوفة البوابات القابلة للبرمجة (FPGA)، مُرَكِّب التردد الرقمي المباشر التربيعي (QDDFS)، سلامة الإشارة، الاتصالات الرقمية.

*د. عبد العزيز عماد الدين شقيفه: مدرس في كلية الهندسة المعلوماتية، جامعة الاتحاد الخاصة، دمشق – سوريا

مجلة جامعة طرطوس للبحوث والدراسات العلمية _ سلسلة العلوم الهندسية المجلد (10) العدد (10) 2026
Tartous University Journal for Research and Scientific Studies - engineering Sciences Series Vol. (10) No. (10) 2026

Quadrature Amplitude Modulators (QAM-16, QAM-32, and QAM-64) Based on a Quadrature Direct Digital Frequency Synthesizer Using FPGA Technology

Dr. Abdul-Aziz Emad al deen Shokyfeh *

(Received 20/4/2026. Accepted 24/5/2026)

□ ABSTRACT □

This paper presents a unified framework for the design methodologies, mathematical modeling, and experimental evaluation of three digital Quadrature Amplitude Modulation (QAM) schemes: QAM-16, QAM-32, and QAM-64. A common implementation approach is proposed for these modulators using a Quadrature Direct Digital Frequency Synthesizer (QDDFS) realized on an Altera Cyclone II Field-Programmable Gate Array (FPGA) platform. Utilizing a 50 MHz system clock to generate a 1 MHz carrier signal, the study demonstrates the high precision and flexibility offered by digital modulation techniques. Furthermore, the paper examines in detail the differing mapping logic complexities associated with 4-bit, 5-bit, and 6-bit constellation formats, and provides a comparative time-domain analysis to validate signal integrity and the phase relationships of the synthesized waveforms.

Keywords: Quadrature Amplitude Modulation (QAM), FPGA, Quadrature Direct Digital Frequency Synthesizer (QDDFS), Signal Integrity, Digital Communications.

*Dr. Abdul-Aziz Emad al deen Shokyfeh, Lecturer in Ittihad Private University – Damascus - Syria

1- المقدمة

يُعَد التعديل الرقمي الركيزة الأساسية لنقل البيانات في العصر الحديث، حيث يُفَضَّل على التقنيات التماثلية نظراً لحصانته العالية ضد الضجيج وكفاءته في استغلال عرض النطاق الترددي. ويُعتبر تعديل السعة التربيعي (QAM) مخططاً فعالاً بشكل خاص، إذ يقوم بنقل البيانات عبر تغيير سعة وطور إشارة الحامل في آنٍ واحد. وتحدد درجة تعقيد إشارة (QAM) بناءً على حجم مخطط التوزيع النجمي الخاص بها ($M = 2^n$)، حيث يُمثِّل M عدد الرموز، ويُمثِّل n عدد البتات لكل رمز [1،2].

وتم في هذه المقالة توليف النتائج المستخلصة من ثلاثة تطبيقات تنفيذية متميزة، وهي:

- **QAM-16**: يستخدم 4 بت/رمز لإنشاء 16 حالة.
- **QAM-32**: يستخدم 5 بت/رمز لإنشاء 32 حالة.
- **QAM-64**: يستخدم 6 بت/رمز لإنشاء 64 حالة.

ويتمثل الابتكار الجوهري في هذه التصاميم في استخدام مُرَكِّب التردد الرقمي المباشر التربيعي (QDDFS)بدلاً من المذبذبات التماثلية. ويسمح هذا الأمر بتوليد موجات حاملة تتمتع باستقرار عالٍ ودقة ترددية متناهية، وهو شرط أساسي لتحقيق المزامنة في مخططات التوزيع النجمي الكثيفة مثل .(QAM-64) كما تتيح هذه التصاميم الرقمية إمكانية التعديل وتطوير التصميم للحصول على نتائج أفضل من خلال إعادة البرمجة، وذلك تبعاً لرغبة المستخدم.

وقد استكشفت الأبحاث السابقة تطبيقات تنفيذية متنوعة للتعديل الرقمي باستخدام مصفوفة البوابات القابلة للبرمجة (FPGA). فعلى سبيل المثال، قدم المرجع [3] تصميماً ومحاكاة لوحدة تعديل إزاحة السعة (ASK)باستخدام لغة وصف الأجهزة (VHDL). وبالمثل، قدم المرجع [5] تصميماً ومحاكاة لوحدات تعديل للنظم (ASK) و(FSK) و(BPSK) و(QPSK) باستخدام لغة (VHDL). وتأسيساً على ذلك، يوسع عملنا هذا النطاق ليشمل مخططات (QAM) ذات الرتب العليا.

الأساس الرياضي

يمكن شرح المبدأ الرياضي للتعديل الرقمي (QAM) باستخدام مُرَكِّب التردد الرقمي المباشر التربيعي (QDDFS) وفقاً للمخطط الموضح في الشكل (1). يتحقق تعديل السعة التربيعي من خلال ضرب إشارة البيانات في عينات من إشارتي الجيب (Sine)وجيب التمام (Cosine) [5] المخزنة في ذواكر القراءة فقط (ROMs) الخاصة بمُرَكِّب التردد الرقمي المباشر التربيعي .(QDDFS)

يتم توليد إشارة $S(t)$ (QAM) عن طريق جمع موجتين حاملتين متعامدتين تم تعديلهما بقيم بيانات منفصلة، وهما المكون المتوافق في الطور (I) والمكون المتعامد (Q) كما في العلاقة (1):

$$S(t) = I \cdot \cos(2\pi f_c t) + Q \cdot \sin(2\pi f_c t) \qquad (1)$$

ويمكن أيضاً تحليل هذه الإشارة في الصيغة القطبية، والتي تتحدد بواسطة السعة (A) والطور (ϕ) كما في العلاقة (2) .(3)

$$S(t) = A \cdot \cos(2\pi f_c t + \phi) \qquad (2)$$

$$A = \sqrt{I^2 + Q^2}, \quad \phi = \arctan\left(\frac{Q}{I}\right) \qquad (3)$$

يتم حساب عينات الموجة الحاملة المخزنة في ذاكرة القراءة فقط (ROM) الخاصة بمُرَكِّب التردد الرقمي المباشر التربيعي رقمياً. ولتجنب تخزين أعداد سالبة، تُضاف إزاحة مقدارها 128، مما ينقل النطاق إلى أعداد صحيحة موجبة (255 ... 0). وتُحسب القيم المخزنة لإشارتي الجيب وجيب التمام في ذاكرة (ROM) لكل من (DDFS) و(QDDFS) وفقاً للعلاقة (4) (5) [2]:

$$y_i = 128 + 127 \cdot \sin\left(\frac{2\pi i}{2^{13}}\right) \qquad (4)$$

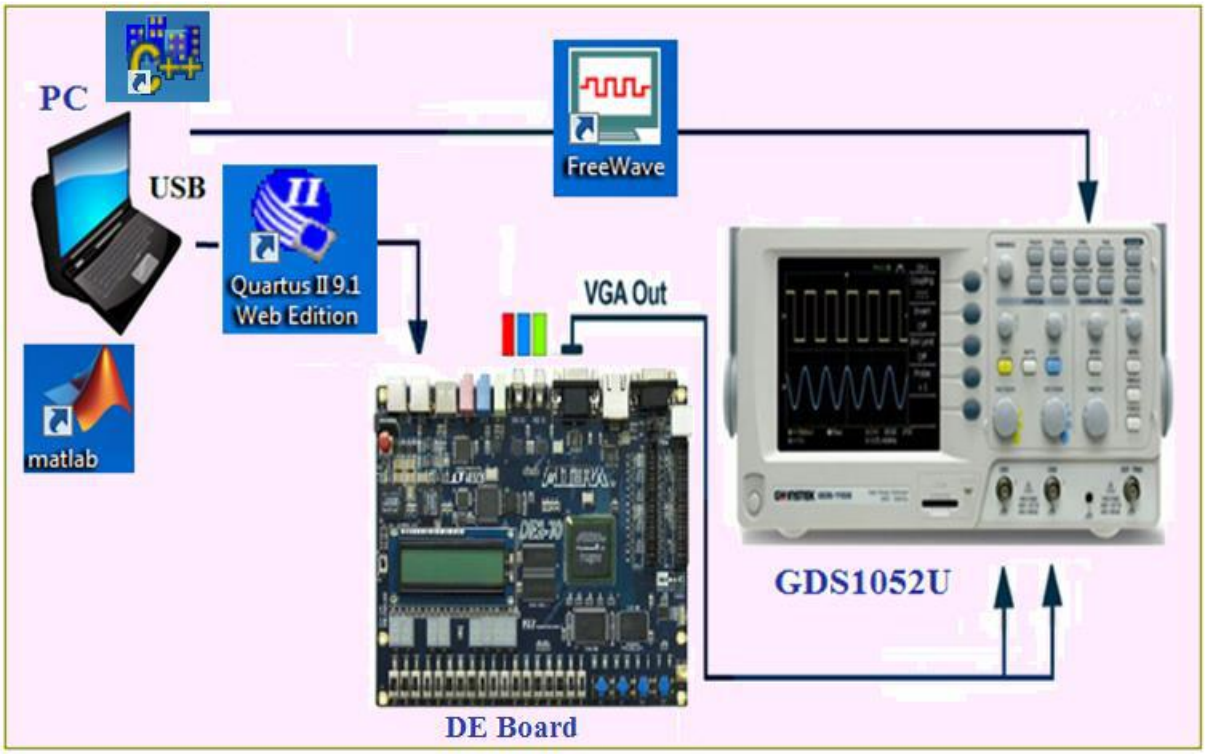
$$x_i = 128 + 127 \cdot \cos\left(\frac{2\pi i}{2^{13}}\right) \qquad (5)$$

حيث $i = 0 \ldots 8191$، وهو ما يقابل دقة طور مقدارها 13 بت. وتتراوح قيم y_i و x_i من 0 إلى 255.

2- مواد البحث ومنهجيته

تشترك التطبيقات التنفيذية الثلاثة في بيئة عمل مادية وبرمجية موحدة، وذلك لضمان الحصول على نتائج متسقة وقابلة للمقارنة.

أ. **البنية العتادية (Hardware Architecture)**: لتصميم واختبار المُعَدِّلات الرقمية لأنواع التعديل المختلفة للإشارات، استُخدمت الأدوات والبرمجيات التالية كما هو موضح في الشكل (1):



الشكل (1): المخطط الصندوقي لمنصة التجربة المخبرية

- **مصفوفة البوابات القابلة للبرمجة (FPGA)**: شريحة (Cyclone II EP2C20F484C7) من شركة (ALTERA)، والتي تتميز بمواصفات عالية من حيث الدقة، والسرعة، والمستوى [6].
- **لوحة التطوير**: لوحة التعليم والتطوير (DE-1) [7].
- **راسم الإشارة (Oscilloscope)**: راسم إشارة رقمي من طراز (GDS-1052) مزود ببرنامج (Free Wave) لاستخلاص النتائج.
- **البرمجيات**: لغة البرمجة (VHDL) ضمن بيئة التصميم (Quartus II 9.1) وبرنامج(MATLAB R2008a) [8].
- **الحاسوب الشخصي (PC)**: لتصميم وحقن (تحميل) التصميم داخل شريحة (FPGA).

علما أن الشكل (2) يستند إلى دراسات تنفيذية سابقة [9].

ب. محددات النظام الموحدة

تعمل كافة المُعَدِّلات تحت قيود زمنية وترددية متطابقة لتسهيل إجراء مقارنة دقيقة. وتتمثل إشارات الخرج في إشارة البيانات وإشارة (QAM) وفقاً للمحددات التالية [8]:

الجدول (1): محددات تشغيل النظام		
المعامل	**القيمة**	**الوصف**
تردد الساعة (F_{clk})	50ميجاهرتز	تردد الساعة الرئيسي لل FPGA
تردد الحامل (f_c)	1ميجاهرتز	تردد الجيب/جيب تمام المولّد
معدل البيانات	1كيلو هرتز	تردد بيانات النطاق الأساسي
سعة الإشارة	5فولت	جهد الذروة إلى الذروة
دقة التردد	0.011 هرتز	دقة الضبط في QDDFS
مجمّع الطور	32بت	عرض العداد/المجمّع الرقمي للطور
حجم ROM	(13 × 2) كيلوبايت	مساحة تخزين عينات الجيب/جيب تمام
دقة DAC	8 بت	عرض التحويل الرقمي إلى تماثلي

يتم حساب تردد الإشارة (f_{out}) ورمز التردد (M) الخاص بـ (QDDFS) وفقاً للعلاقات (6) (7) [2]:

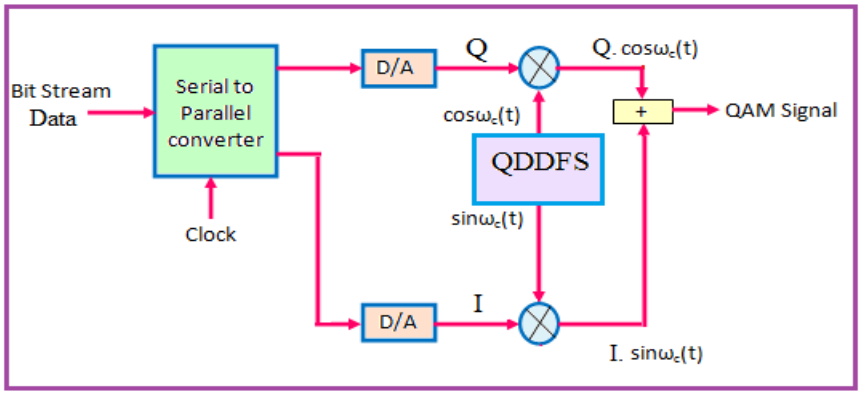
$$f_{out} = \frac{M \times f_{clk}}{2^{32}} \qquad (6)$$

$$M = \frac{f_{out} \times 2^{32}}{f_{clk}} \qquad (7)$$

من أجل f_{out} = 1 ميغاهرتز و f_{clk} = 50 ميغاهرتز، يتم حساب الرمز M ليكون مساوياً لـ 85899346.

ج. وصف المخطط الصندوقي

تتكون البنية المعمارية العامة للمُعَدِّلات الثلاثة، كما هو موضح في المخططات الصندوقية للنظام في الشكل (2)، من المراحل المتعاقبة التالية:



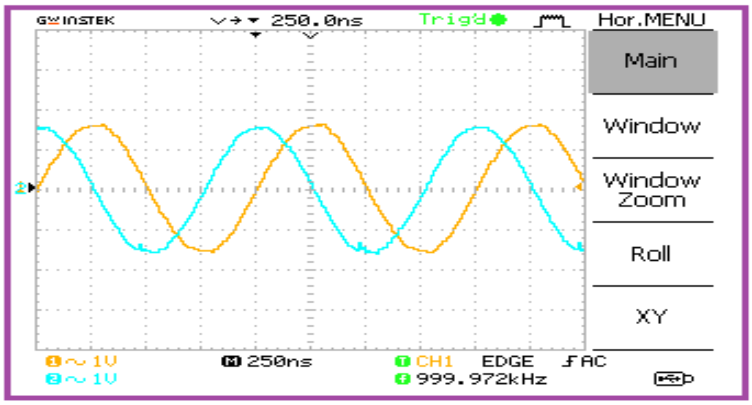
الشكل (2): المخطط الصندوقي لمُعَدِّل السعة التربيعي الرقمي (QAM) باستخدام (QDDFS)

- مُحَوِّل التسلسل إلى توازي (S/P): يأخذ تدفق الدخل التسلسلي ويُخرِج كلمات متوازية بعرض N، حيث N=4 في (QAM-16) [3]، و N=5 في (QAM-32) [1]، أو N=6 في (QAM-64).
- منطق التعيين (الكتل الثوابت والنواخب): تمثل هذه المرحلة الجزء المتغير. وهي تقوم بتعيين قيم أعداد صحيحة ذات إشارة إلى الناقلين وبناءً على بتات الدخل.
  - (QAM-16): يستخدم ناخبين (MUX) بـ 4 مداخل لاختيار المستويات (±3) (±1)، [3].
  - (QAM-32): يستخدم ناخباً بـ 8 مداخل للمركبة I (3 بتات) وناخباً بـ 4 مداخل للمركبة (2 بت) [1].
  - (QAM-64): يستخدم ناخبين بـ 8 مداخل لاختيار المستويات(±1) ....(±7) لكلا القناتين.
- نواة مُرَكِّب التردد الرقمي المباشر التربيعي: يقوم مُراكِم الطور (PA) ذو 32 بت بزيادة العداد بناءً على رمز التردد. ويقوم الخرج بعنونة ذاكرتي قراءة فقط (ROMs) لاسترجاع عينات الجيب وجيب التمام [3].

• المعالجة الحسابية: يقوم ضاربان بحساب $I \cdot \cos(\omega t)$ و $Q \cdot \sin(\omega t)$. ويقوم جامع نهائي بجمع نواتج الضرب هذه لإنتاج الإشارة المُعَدَّلة [8].

3- النتائج والمناقشة

أ. **التحقق من وحدة (QDDFS):** تم التحقق من وحدة مُرَكِّب التردد الرقمي المباشر التربيعي أولاً. فمع رمز توليف = 85899346، نجح النظام في توليد موجات جيب وجيب تمام بتردد 1 ميغاهرتز مع إزاحة طورية 90° دقيقة. وتؤكد نتائج راسم الإشارة في المجال الزمني، الشكل (3)، وجود إشارات متعامدة نقية في المجال الزمني.



الشكل (3): الإشارات المتعامدة (جيب وجيب تمام) في المجال الزمني

ب. التحليل المقارن لمخطط التوزيع النجمي والإشارة

1. تنفيذ (QAM-16):

أنتج مُعَدِّل 16 (QAM-16) رمزاً متمايزاً مرتبة في مخطط توزيع نجمي مربع.

• التعيين (Mapping): يتم تقسيم بتات الدخل بنسبة 2:2.

• المستويات (Levels): $I = \pm 1, \pm 3$ و $Q = \pm 1, \pm 3$ [3].

• السعات (Amplitudes): ولّد الخرج ثلاثة مستويات سعة متمايزة: $\sqrt{2} \approx 1.41$ ، و $\sqrt{10} \approx$ 3.2، و $3\sqrt{2} \approx 4.24$.

• المجال الزمني (Time Domain): أظهرت الأشكال الموجية انتقالات طورية واضحة (على سبيل المثال، 45°، 135°) وخطوات سعة مستقرة.

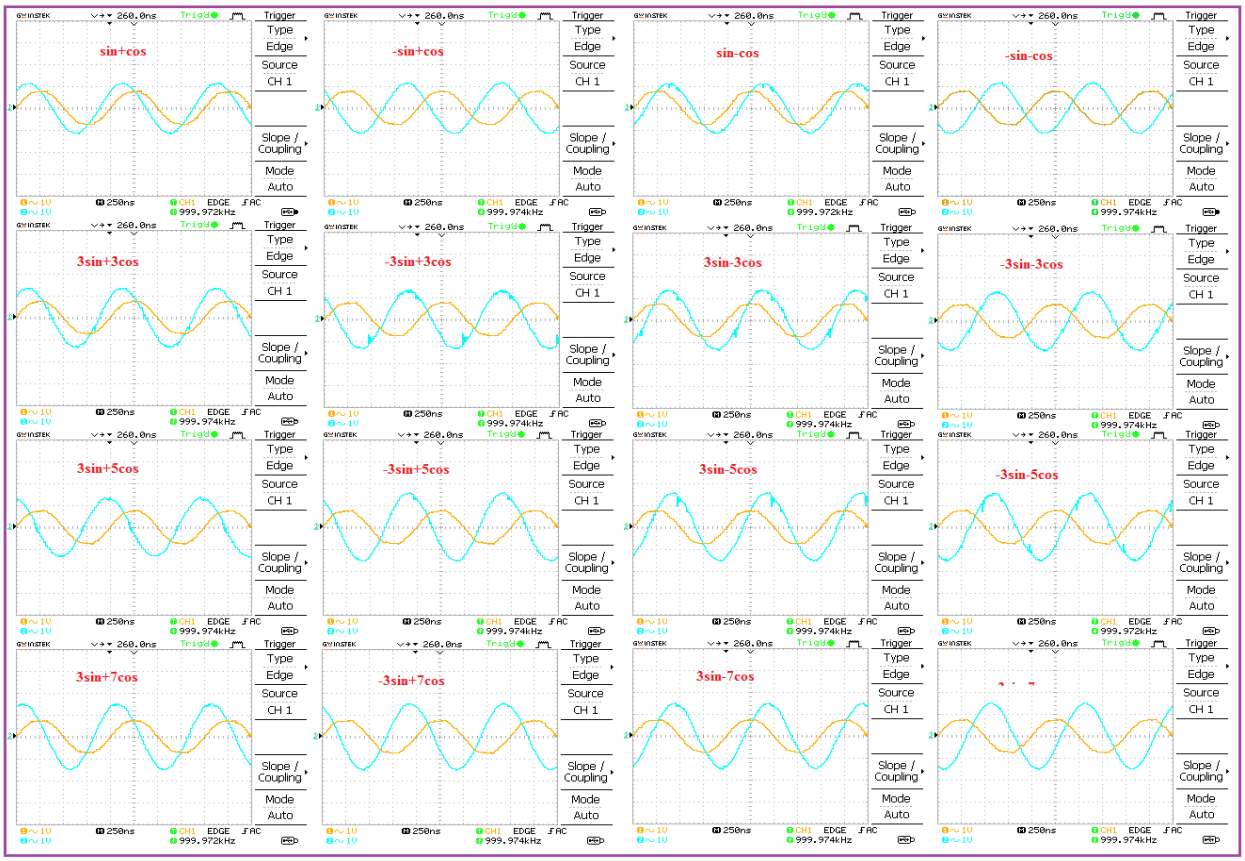
2. تنفيذ (QAM-32):

استخدم تصميم (QAM-32) مخطط توزيع نجمي "متقاطع (Cross Constellation)" لتحسين الاستطاعة وتباعد الرموز.

• التعيين (Mapping): يتم تقسيم بتات الدخل بنسبة 3:2. تأخذ المُرَكِّبة I قيماً من $\{\pm 1, \pm 3, \pm 5, \pm 7\}$ بينما تقتصر Q على $\{\pm 1, \pm 3\}$ (أو العكس بالعكس اعتماداً على اتجاه التعيين) [1].

• السعات (Amplitudes): نتج عن هذا التشكيل أشعة سعة جديدة، مثل $\sqrt{7^2 + 3^2} \approx 7.6$ و $\sqrt{5^2 + 1^2} \approx 5.1$.

• المجال الزمني (Time Domain): يُظهر الشكل (4) في دراسة (QAM-32) الإشارة وهي تستجيب لبيانات مثل 00000 (سعة 7.6) و 01000 (سعة 3.2)، مما يؤكد الهندسة غير المربعة.



الشكل (4): إشارات (QAM-32) في المجال الزمني وفقاً لقيم الجدول (2)

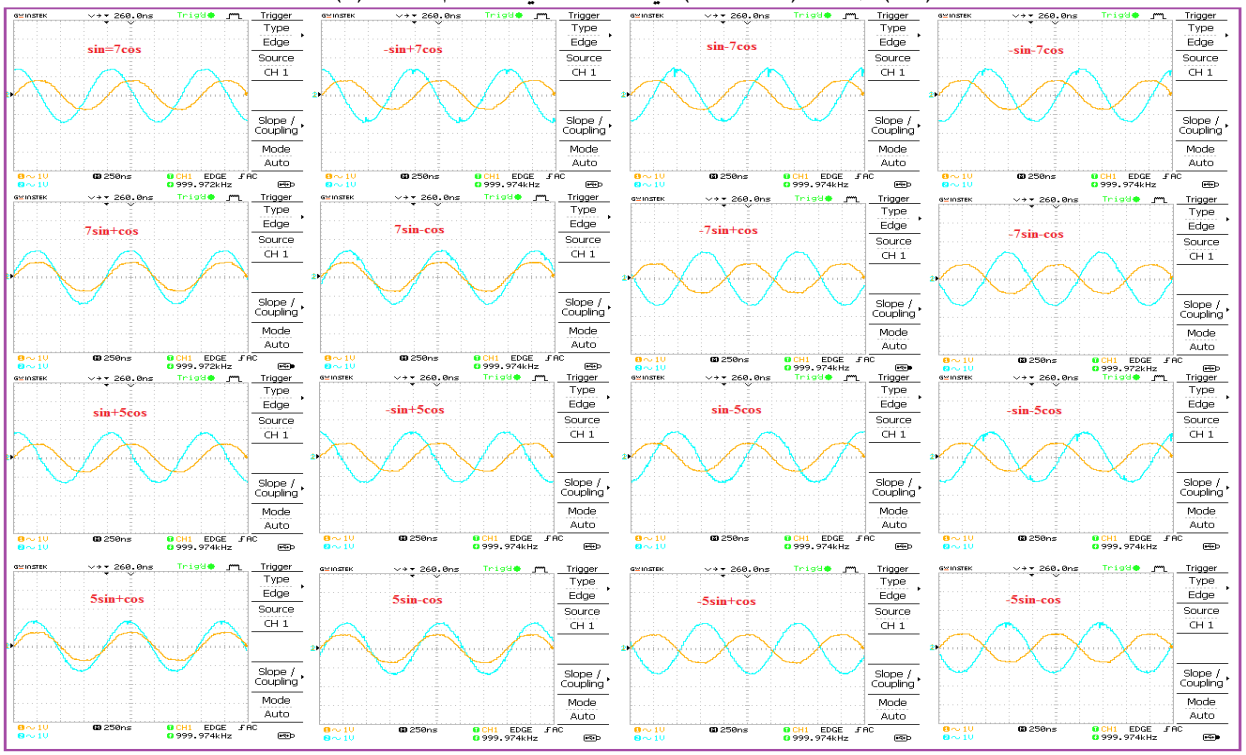
3. تنفيذ (QAM-64):

حقق مُعَدِّل (QAM-64) أعلى كفاءة طيفية (Spectral Efficiency) بين التصاميم المُختبرة.

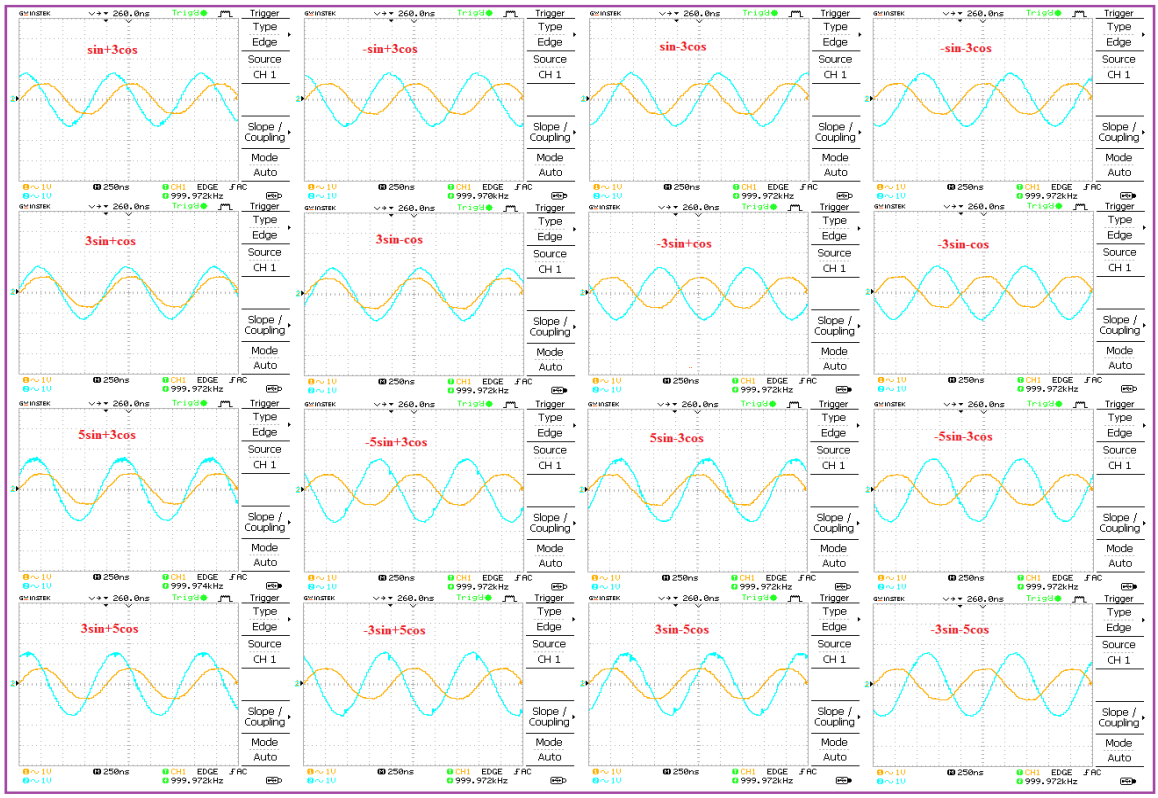
- التخطيط (Mapping): يتم تقسيم بتات الدخل بنسبة 3:3. ويستخدم كلا المكونين I و Q النطاق الكامل $\{\pm 1, \pm 3, \pm 5, \pm 7\}$ [2].
- السعات (Amplitudes): أنتج النظام مدى ديناميكياً واسعاً، بدءاً من سعة دنيا تبلغ 1.41 (الدخل 110110، أطوار قرب المركز) وصولاً إلى حد أقصى يبلغ 9.9 (الدخل 000000، نقاط الزاوية).
- المجال الزمني :(Time Domain) كما هو موضح في الشكل (5) من نتائج (QAM-64)، تتسم الأشكال الموجية بتعقيد عالٍ مع خطوات سعة دقيقة. وهذا يشير إلى إنتاجية عالية (High Throughput) ولكنه يوحي بوجود حاجة لنسبة إشارة إلى ضجيج (SNR) أعلى في قنوات الإرسال الحقيقية.



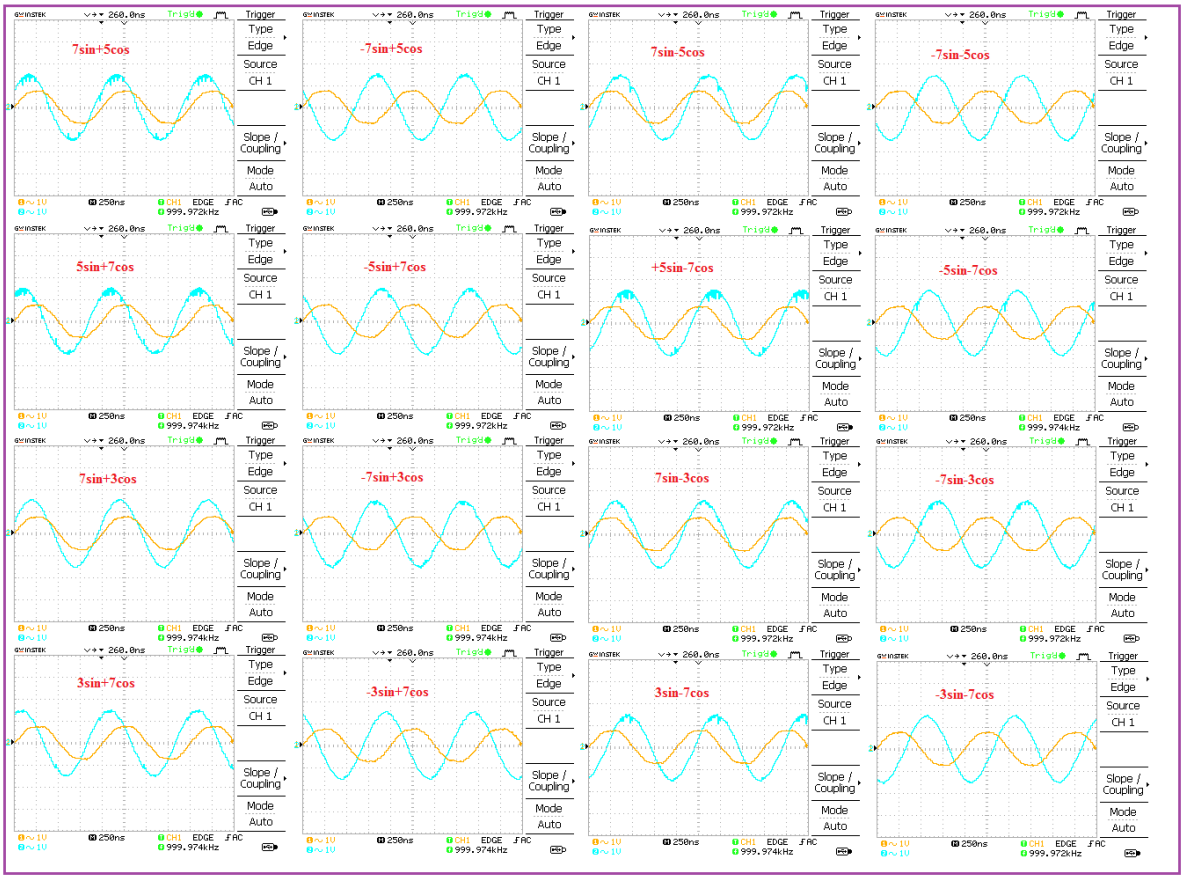
الشكل (5–أ): إشارات (QAM-64) في المجال الزمني وفقاً لقيم الجدول (2)



الشكل (5–ب): إشارات (QAM-64) في المجال الزمني وفقاً لقيم الجدول (2)



الشكل (5–ج): إشارات (QAM-64) في المجال الزمني وفقاً لقيم الجدول (2)



الشكل (5–د): إشارات (QAM-64) في المجال الزمني وفقاً لقيم الجدول (2)

ويلخص الجدول أدناه خصائص الخرج لمدخلات بيانات محددة عبر مخططات التعديل الثلاثة.

الجدول (2): خصائص الخرج المقارنة

التعديل	أمثلة طور	أقصى سعة (مقاسة)	شكل مخطط التوزيع النجمي	بتات البيانات
QAM-16	(45°)	4.243	مربع	0000
QAM-32	(203°)	7.6	متقاطع	00000
QAM-64	(225°)	9.9	مربع	000000

4-الاستنتاجات و التوصيات

أثبت التنفيذ باستخدام مصفوفة البوابات القابلة للبرمجة (FPGA) أن التركيب الرقمي يوفر مزايا جوهرية مقارنة بالطرائق التماثلية. إن المرونة في الانتقال بين نظم (QAM-16) و(32) و(64) من خلال مجرد تعديل "كتلة الثوابت" (منطق التعيين) دون تغيير المذبذب الجوهري أو بنية الضارب، تُبَرْهِن على قابلية التصميم للتوسع. وعلى الرغم من أن تنفيذ نظام (QAM-64) يوفر سعة بيانات أكبر بنسبة 50% مقارنة بنظام (QAM-16)(6 بتات مقابل 4 بتات)، إلا أنه لم يستهلك سوى زيادة طفيفة جداً في الموارد المنطقية من أجل النواخب الأكبر حجماً.

و قد عرضت المقالة التصميم والتنفيذ الناجح لِمُعَدِّلات السعة التربيعية الرقمية (QAM-16) و (QAM-32) و(QAM-64). وقد أثبت النظام، من خلال استخدام نواة مُرَكِّب التردد الرقمي المباشر التربيعي (QDDFS) مع مُراكِم طور بدقة 32-بت على شريحة مصفوفة البوابات القابلة للبرمجة (Cyclone II FPGA)، قدرته على تحقيق توليد عالي الدقة للموجة الحاملة وتعيين دقيق للرموز. وتميز هذا النهج الرقمي بالحفاظ على تعامد دقيق بين الموجات الحاملة، حيث جاءت نتائج المجال الزمني مطابقة تماماً للحسابات النظرية.

كما اتسمت البنية المعمارية للنظام بالنمطية العالية؛ إذ لم تتطلب الترقية من 16 إلى 64 حالة سوى توسيع جداول البحث الخاصة بالتعيين وعرض بتات مُحَوِّل التسلسل إلى توازي(S/P) ، مما يمهد الطريق لتطوير هذه الخوارزمية لتشمل مستويات أعلى مثل (QAM-128) و(QAM-256). ويُعد استخدام تقنيات (QDDFS)الرقمية المعتمدة على العمليات الرياضية الأساسية (الجمع، والضرب، والقسمة) عاملاً حاسماً في جعل عملية تصميم التعديل مرنة، ودقيقة، وعالية الكفاءة [8]، وهو ما تؤكده التجارب العملية التي أشارت إلى إمكانية استخدام هذه المُعَدِّلات بفعالية في أجهزة الاتصالات الحقيقية.

5-المراجع

1. Fuqin Xiong, 2000 , *Digital Modulation Techniques*. Artech House Telecommunications Library.
2. Goldberg, 1999, *Digital Frequency Synthesis Demystified*.
3. Advances in Computer Science Research, volume 78, 3rd International Workshop on Materials Engineering and Computer Science Research (IWMECS 2018).
4. Molabanti Praveen Kumar, T.S.R Krishna Prasad, M. Vijaya Kuma, 2013, *Implementation of Digital Communication Laboratory on FPGA, International Journal of Advanced Research in Computer and Communication Engineering*, Vol. 2, Issue 11.
5. All About Modulation - Part I). revised in: 2/1/2026 //www.complextereal.com (
6. ALTERA CORPORATION, 2005 "*Cyclone II Device Family Data Sheet*",.
7. ALTERA CORPORATION, 2003 "*Cyclone II FPGA Starter Development Board*".
8. Volnei A. Pedroni, 2004 *Circuit Design With VHDL, MIT Press*, Cambridge, Massachusetts, London, England.
9. Dr. Kamal Aboutabikh, Dr. Ibrahim Haidar, Dr. Amer Garib, 2015 "*Design and Implementation of a Digital FIR LPF with Variable Pass-Band for ECG Signal using FPGA*," *International Journal of Advanced Research in Computer and Communication Engineering*, Vol. 4, Issue 9.